

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-303063

(43)Date of publication of application : 06.12.1989

(51)Int.Cl.

H02M 7/48

H02P 7/63

(21)Application number : 63-132459

(71)Applicant : DAIKIN IND LTD

(22)Date of filing : 30.05.1988

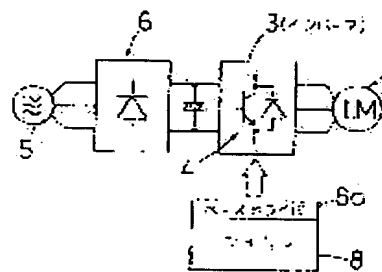
(72)Inventor : OYAMA KAZUNOBU
YAMAI HIROYUKI

(54) PULSE WIDTH MODULATION CONTROLLER FOR INVERTER

(57)Abstract:

PURPOSE: To decrease the electromagnetic noise of an apparatus, by dividing the ON time of a switching element operated repeatedly with an operation period corresponding to a carrier frequency into a plurality of pulses according to the rate of change of the ON time and by ON-controlling the apparatus through the plurality of pulses.

CONSTITUTION: An inverter PWM control apparatus is furnished with an induction motor 1 having a three-phase winding 2 obtained by Y-connection of three windings 2a to 2c, a voltage type inverter 2 and a transistor-bridge circuit 4, and ON/OFF controls a transistor via a base driver 8a by a one-chip microcomputer 8 forming PWM control patterns to pulse width-modulate DC. In this case, the apparatus is provided with an operational means operating ON time with an operation period corresponding to a carrier frequency and a divider means dividing said ON time into a plurality of equal-width pulses (unequal-width pulses) according to the rate of change of the ON time. Thus, because the carrier frequency is increased by the number of division times, it is possible to obtain an output waveform approximate to a sine wave.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平1-303063

⑬ Int. Cl.⁴ 識別記号 庁内整理番号 ⑭ 公開 平成1年(1989)12月6日
H 02 M 7/48 J-8730-5H
H 02 P 7/63 3 0 2 F-8730-5H
K-7531-5H 審査請求 未請求 請求項の数 2 (全13頁)

⑮ 発明の名称 インバータのパルス幅変調制御装置

⑯ 特 願 昭63-132459

⑰ 出 願 昭63(1988)5月30日

⑱ 発 明 者 大 山 和 伸 滋賀県草津市岡本町字大谷1000番地の2 ダイキン工業株式会社滋賀製作所内

⑲ 発 明 者 山 井 広 之 滋賀県草津市岡本町字大谷1000番地の2 ダイキン工業株式会社滋賀製作所内

⑳ 出 願 人 ダイキン工業株式会社 大阪府大阪市北区中崎西2丁目4番12号 梅田センタービル

㉑ 代 理 人 弁理士 前 田 弘 外1名

明 細 書

1. 発明の名称

インバータのパルス幅変調制御装置

2. 特許請求の範囲

(1) 三相巻線(2)に接続され、複数個のスイッチング素子(Tra)～(Trc')を有するブリッジ回路(4)を備え、該ブリッジ回路(4)の各スイッチング素子(Tra)～(Trc')のON/OFF動作により直流をパルス幅変調して上記三相巻線(2)に三相交流電圧を印加するようにしたインバータのパルス幅変調制御装置であって、キャリア周波数に応じた演算周期で上記各スイッチング素子(Tra)～(Trc')のON時間を演算する演算手段(10)と、該演算手段(10)で演算された各スイッチング素子(Tra)～(Trc')のON時間を該ON時間の変化率に応じて複数個の等幅パルス又は不等幅パルスに分割する分割手段(11)と、該分割手段(11)で分割された複数個のパルスで上記各スイッチング素子(Tra)～(Trc')をON制御する制御手段(12)とを備えたことを特徴とするインバー

タのパルス幅変調制御装置。

(2) 分割手段(11)は、各スイッチング素子(Tra)～(Trc')のON時間の変化率が大いとき不等幅パルスに分割し、ON時間の変化率が小さいとき等幅パルスに分割するものである請求項(1)記載のインバータのパルス幅変調制御装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明はインバータのパルス幅変調制御装置に関し、特にキャリア周波数を高めて精密な波形制御を行うものの改良に関する。

(従来の技術)

近年、高速スイッチング・デバイスとしてMOSFET(金属酸化膜ゲート電界効果形トランジスタ)等の素子が現われ、これをインバータのパルス幅変調制御に採用すれば、精密な波形制御が可能になって、電磁騒音の低減や、モータ効率の上昇等の効果を得ることが可能になってきた。

そこで、従来、アナログ制御回路を設けたり、又はデジタル回路の専用ハードウェアやDSP

等の高速演算器を用いて、高いキャリア周波数（例えば20KHz）によるパルス幅変調制御を可能として、上記の電磁騒音等の低減効果を確保するものが知られている。（例えば昭和62年電気学会産業応用部門全国大会の予稿集の「高周波スイッチングの汎用インバータへの適用」、発表者、岡土千尋、等を参照）。

（発明が解決しようとする課題）

しかしながら、上記従来のもものでは、回路が複雑であると共に、各種の調整が繁雑であり、また高価格につく等の欠点があった。

そこで、安価で回路構成の簡易な1チップのマイクロコンピュータ（以下、マイコンと略称する）を採用することが考えられるが、この考えでは、PWM制御パターンの発生に必要な一連の処理に対してマイコンの演算時間が長くて例えば200 μ S程度の時間を要し、キャリア周波数にして最大でも5KHz程度に留まる。このため、高周波（20KHz以上）のキャリア周波数によるパルス幅変調制御は一般に困難である。

— 3 —

低下する。一方、各スイッチング素子のON時間を不等幅のパルスに複数分割するときには、同図（ロ）に示す如く、そのON時間の小さな変化時には等分割でも良好に対応して信号波の良好な再現性が確保できるにも拘らず、不等幅に分割する分、その演算、処理時間が長くなり、その結果、キャリア周波数の上昇効果がその分だけ低下する欠点が生じる。

そのため、本発明では、ON時間の分割の態様を固定せず、適宜等幅パルスへの分割と不等幅パルスへの分割とに切換可能とすることにより、信号波の再現性を良好に確保しながら、スイッチング素子のON時間の分割に要する演算、処理時間を可及的に短くして、十分に高いキャリア周波数によるパルス幅変調制御を行うことにある。

その具体的な解決手段は、第1図及び第2図に示す如く三相巻線(2)に接続され、複数個のスイッチング素子(Tra)～(Trc')を有するブリッジ回路(4)を備え、該ブリッジ回路(4)の各スイッチング素子(Tra)～(Trc')のON/OFF動作により直流

— 5 —

本発明は斯かる点に鑑みてなされたものであり、その目的は、見掛け上、キャリア周波数を高めたに等しい状況とすることにより、1チップマイコンを採用しながら、低価格で簡易な回路構成でもって等価的に高いキャリア周波数でのパルス幅変調制御を可能にして、精密な波形制御による電磁騒音の低減、モータ効率の上昇等の効果を得ることにある。

（課題を解決するための手段）

以上の目的を達成するため、本発明では、PWM制御パターン（つまりインバータに備える複数個のスイッチング素子のON時間）の発生アルゴリズムを変更し、PWM制御パターンの演算時間（演算周期）が長くて、その演算された各スイッチング素子のON時間を複数個のパルスに分割して、等価的にキャリア周波数を上昇させている。

その場合、各スイッチング素子のON時間を等幅のパルスに等分割するときには、第17図（イ）に示す如く、そのON時間の大きな変化時にはこれに良好に対応せず、信号波の良好な再現性が若干

— 4 —

をパルス幅変調して上記三相巻線(2)に三相交流電圧を印加するようにしたインバータのパルス幅変調制御装置を前提とする。そして、第6図、第7図、第11図及び第15図に示す如く、キャリア周波数に応じた演算周期で上記各スイッチング素子(Tra)～(Trc')のON時間を演算する演算手段(10)と、該演算手段(10)で演算された各スイッチング素子(Tra)～(Trc')のON時間を該ON時間の変化率に応じて複数個の等幅パルス又は不等幅パルスに分割する分割手段(11)と、該分割手段(11)で分割された複数個のパルスでもって上記各スイッチング素子(Tra)～(Trc')をON制御する制御手段(12)とを設ける構成としたものである。

（作用）

以上の構成により、本発明では、キャリア周波数が通常値（例えば5KHz程度）の場合にも、各スイッチング素子(Tra)～(Trc')のON時間（PWM制御パターン）は、演算手段(10)でこのキャリア周波数に応じた演算周期毎に繰返し演算されるが、この各スイッチング素子(Tra)～(Trc')のON

— 6 —

時間が分割手段(11)で複数個(例えば4個)のバ
ルスに分割されるので、この分割数だけキャリア
周波数が増倍されて、等価的に高いキャリア周波
数(例えば20KHz程度)でパルス幅変調制御が行
われたと同様に状況になる。その結果、この分割
された各パルスでもって各スイッチング素子(Tra
)~(Tre')が制御手段(12)でON制御されると、精
密で正弦波に近い出力波形が得られて、電磁騒音
が有効に低減されると共に、モータ効率が効果的
に上昇することになる。

ここに、パルス幅変調制御のキャリア周波数は
通常値(5KHz程度)であって、演算時間の長い1
チップマイコンでも十分にPWM制御パターンを
演算できるので、高いキャリア周波数によるパル
ス幅変調制御が低価格で簡易な回路構成でもって
行うことができることになる。

さらに、分割手段(11)によるスイッチング素子
(Tra)~(Tre')のON時間の分割は、そのON時間の
変化率に応じて等幅パルスへの分割と不等幅パル
スへの分割とに適宜選択可能であるので、各スイ

— 7 —

~(Dc')を有する複数個(6個)のMOSFET
等のトランジスタ(スイッチング素子)(Tra),(Tr
a'),(Trb),(Trb'),(Tre),(Tre')を有する。而し
て、該インバータ(3)には、三相電源(5)の三相
交流を整流する整流器(6)から直流電圧が印加さ
れている。

また、(8)は上記ブリッジ回路(4)の6個のト
ランジスタ(Tra)~(Tre')のON時間、つまりPW
M制御パターンを形成する1チップのマイコンで
あって、該マイコン(8)には、上記各トランジス
タ(Tra)~(Tre')をON/OFF作動させるベースドラ
イバ(8a)が備えられており、該マイコン(8)によ
るトランジスタ(Tra)~(Tre')のON/OFF制御によ
り、直流をパルス幅変調するようにしている。

次に、上記マイコン(8)によるPWM制御パタ
ーンの形成について説明する。

このPWM制御パターンの形成は、概説すると、
出力電圧の時間積分の軌跡を円軌跡に近づけるよ
うPWM制御パターンを決定して行うものである。
これを詳述するに、先ず、インバータ(3)の出力

— 9 —

ッティング素子(Tra)~(Tre')のON時間の変化率が
大きいときには不等幅パルスへの分割を選択して、
信号波の再現性を良好に確保できると共に、ON時
間の変化率が小さいときには等幅パルスへの分割
を選択して、その演算、処理時間を短縮でき、演
算周期を短時間に設定できる。その結果、信号波
の波形の再現性を良好に確保しながら、等価的に
十分に高いキャリア周波数によるパルス幅変調制
御が可能になる。

(実施例)

以下、本発明の実施例を図面に基いて説明する。

第1図及び第2図は本発明に係るインバータの
パルス幅変調(以下PWMと略称する)制御装置
を示す。各図において、(1)は3つの巻線(2a),(
2b),(2c)をY接続した三相巻線(2)を有する誘導
電動機、(3)は該誘導電動機(1)に接続された電
圧形のインバータであって、該インバータ(3)に
は、上記誘導電動機(1)の三相巻線(2)に接続さ
れたトランジスタ・ブリッジ回路(4)が備えられ、
該ブリッジ回路(4)は、各々逆流ダイオード(Da)

— 8 —

端子の電位を v_a, v_b, v_c 、三相巻線(2)の中性
点の電位を v_n とし、また次式で定義される出力
電圧ベクトル ∇_p 、及び該電圧ベクトル ∇_p の時
間積分 λ_p を考える。

$$\nabla_p = \sqrt{2/3} \cdot (v_a + \alpha^2 \cdot v_b + \alpha \cdot v_c)$$

ただし、 $\alpha = e^{j2/3 \cdot \pi}$

$$\lambda_p = \int \nabla_p dt$$

今、誘導電動機(1)の三相巻線(2)に角周波数

ω の平衡三相電圧

$$\begin{bmatrix} v_a - v_n \\ v_b - v_n \\ v_c - v_n \end{bmatrix} = \sqrt{2/3} \cdot V_1 \begin{bmatrix} \cos \omega t \\ \cos(\omega t - 2\pi/3) \\ \cos(\omega t + 2\pi/3) \end{bmatrix}$$

(V_1 は基本波電圧の実効値)

が加わる時の電圧ベクトル ∇_p 及びその時間積分
 λ_p は、複素平面上で円軌跡を描く。

一方、電圧形インバータ(3)では、各相アーム
中の何れか一方のトランジスタは必ずON状態にあ
るから、便宜上、+側のON状態を「1」、-側の
ON状態を「0」で表わし、a相、b相、c相の順

— 10 —

に「101」、「011」等と表記すると、インバータ(3)の状態は8通り存在する。この各状態の電圧ベクトル \mathbf{V}_P ($P=0\sim7$)は、大きさが $\sqrt{2/3} V_d$ (V_d は整流器(8)の直流電圧)であり、その方向は、第3図に示す方向となる。ここに、 $\mathbf{V}_0, \mathbf{V}_7$ は $\mathbf{V}_0 - \mathbf{V}_7 = 0$ で零ベクトルである。上記電圧ベクトルの時間積分 λ_P は $d\lambda_P/dt = \mathbf{V}_P$ であるから、インバータ(3)の駆動時の時間積分 λ_P は、電圧ベクトル \mathbf{V}_P の方向に $|\mathbf{V}_P| = \sqrt{2/3} V_d$ の速度で動く(但し、零ベクトルの場合は停止する)。

以上から、電圧形インバータ(3)のPWM制御パターンは、電圧ベクトルの時間積分 λ_P の複素平面上でのベクトル軌跡が指定半径 R の円周に沿って角速度 ω で動くよう電圧ベクトル \mathbf{V}_P を適宜選定して決定する。(指定半径 R は、基本波電圧の線電圧の実効値を V_1 、角周波数を ω とすると、 $R = V_1 / \omega$)である。

つまり、例えば第4図に示す如く、角度 ϕ が $0 \leq \phi \leq \pi/3$ の範囲では、電圧ベクトル $\mathbf{V}_4, \mathbf{V}_6$

- 11 -

及び零ベクトル(例えば \mathbf{V}_0)を用い、点 P_0 にて時間 τ_0 だけ留まり(この状態を記号 0 で示す)、その後、 \mathbf{V}_4 を時間 τ_4 だけ取って点 q_1 に達し、更に \mathbf{V}_6 を時間 τ_6 だけ取って点 P_1 に到達する場合を考える。この場合、 $\triangle P_0 q_1 P_1$ において、 $\overline{P_0 P_1} \simeq V_1 \cdot T_0$

$$\overline{P_0 q_1} = \sqrt{2/3} V_d \cdot \tau_4$$

$$\overline{q_1 P_1} = \sqrt{2/3} V_d \cdot \tau_6$$

であり、また $\tau_0 + \tau_4 + \tau_6 = T_0$ であるから、上式を解いて、期間 T_0 内での電圧ベクトル $\mathbf{V}_4, \mathbf{V}_6, \mathbf{V}_0$ を取る時間 τ_4, τ_6, τ_0 が得られる。

$$\tau_4 / T_0 = k_s \cdot \sin(\pi/3 - \phi_0)$$

$$\tau_6 / T_0 = k_s \cdot \sin \phi_0$$

$$\tau_0 / T_0 = 1 - k_s \cdot \sin(\phi_0 + \pi/3)$$

... (3)

ただし、 k_s は電圧制御率であって、

$$k_s = \sqrt{2} V_1 / V_d \text{ である。}$$

上記の(3)式は角度 ϕ が $0 \leq \phi \leq \pi/3$ の範囲での関係式だが、他の区間では、インバータ(3)が対

- 12 -

称三相の動作を行うことから、次に示す第1表の如く各記号を置換して、 $0 \leq \phi \leq 2\pi$ の範囲での関係式が得られる。

第 1 表

ϕ	0	$\pi/3$	$2\pi/3$	π	$4\pi/3$	$5\pi/3$	2π
記号	ϕ_0	$\phi_0 - \pi/3$	$\phi_0 - 2\pi/3$	$\phi_0 - \pi$	$\phi_0 - 4\pi/3$	$\phi_0 - 5\pi/3$	ϕ_0
τ_4	τ_4	τ_6	τ_2	τ_3	τ_1	τ_5	τ_5
τ_6	τ_6	τ_2	τ_3	τ_1	τ_5	τ_4	τ_4
τ_0	τ_0	τ_0	τ_0	τ_0	τ_0	τ_0	τ_0

次に、上記(3)式の電圧ベクトルの時間 τ に基いて各トランジスタ (Tra) ~ (Trc') の ON/OFF パターン (PWM 制御パターン) を求める。この場合、電圧ベクトルの時間 τ と PWM 制御パターンとの関係は、電圧ベクトルを取る順序に応じて変化するから、今、簡単のため、各期間 T_0 では同一パターンを繰返すと共に、各期間 T_0 内でのトランジスタの ON/OFF 切換は 1 度のみという制約条件を加えると、PWM 制御パターンは、第 5 図 (イ) ~ (ニ) に示す 4 パターンに代表される (図中、 τ^+ は + 側のトランジスタの ON 時間を、 τ^- は - 側のトランジスタの ON 時間を各々示す)。

本実施例では同図 (イ) の PWM 制御パターンを採用することとする。電圧形インバータ (3) では、PWM 制御パターンは、期間 T_0 の最初に ON するトランジスタの名称と、これが OFF に転じる時間が分れば一意的に決定されるから、上記(3)式及び第 5 図 (イ) を参照して、PWM 制御パターンは角度 ϕ が $0 \leq \phi \leq \pi/3$ の範囲では下記式で決定される。

— 15 —

し行われ、ステップ SA_1 で出力電圧の位相 $\omega t (= \phi_0)$ 及び出力電圧の振幅 V_1 を入力した後、ステップ SA_2 で上記 PWM 制御パターンの関係式(4)に基いて各トランジスタ (Tra) ~ (Trc') の ON 時間 $\tau(n+1)$ を演算する。

しかる後、続いてステップ SA_3 で上記で演算されたトランジスタ (Tra) ~ (Trc') の ON 時間 $\tau(n+1)$ を予め設定した数値 N (例えば 4) で除して、この各 ON 時間 $\tau(n+1)$ を複数個 N (4 個) のパルス $\tau'(n+1)$ ($\tau'(n+1) = \tau(n+1)/4$) に分割する。そして、ステップ SA_4 でこの分割したパルス $\tau'(n+1)$ を第 9 図に示す如く各相 1 個 (電圧形インバータでは各相アーム中の何れか一方のトランジスタは必ず ON 状態にあるので、各相 1 個でよい) のスイッチング時間レジスタに格納して、リターンする。

また、第 7 図の制御フローは、その繰返し周期 T_0' が上記第 6 図の演算周期 T_0 よりも早く、上記 ON 時間 $\tau(n+1)$ の分割数 N (4 個) に応じて、 $T_0' = T_0/N$ に設定されている (尚、分割数 N

— 17 —

$$\begin{aligned} \tau a^- / T_0 &= 1 - \sqrt{2} \cdot (V_1 / V_d) \\ &\quad \cdot \sin(\phi_0 + \pi/3) \\ \tau b^- / T_0 &= 1 - \sqrt{2} \cdot (V_1 / V_d) \cdot \sin \phi_0 \\ \tau c^- / T_0 &= 1 \quad (\text{常時 ON}) \\ &\dots\dots(4) \end{aligned}$$

上記 $0 \leq \phi \leq \pi/3$ の範囲での PWM 制御パターンの関係式(4)は、上記と同様にして各記号を置換すれば $0 \leq \phi \leq 2\pi$ の範囲での関係式となる。

次に、1 チップマイコン (8) の動作を第 6 図及び第 7 図の制御フローに基いて第 8 図を参照しつつ説明する。尚、説明の都合上、各トランジスタ (Tra) ~ (Trc') の ON 時間を複数個の等幅パルスに分割する場合を先ず説明する。

第 6 図の制御フローは、各トランジスタ (Tra) ~ (Trc') の ON 時間 (PWM 制御パターン) の演算フローであり、第 7 図の制御フローは実際に各トランジスタ (Tra) ~ (Trc') を ON 制御するフローである。先ず第 6 図の制御フローから説明するに、該制御フローはキャリア周波数 (例えば 5KHz) に応じた演算周期 T_0 (例えば 200 μ S) 毎に繰返

— 16 —

は、除算がシフトのみで実行できる $N = 2^n$ ($n=1, 2, \dots$) に選定するのが好ましい)。而して、上記第 6 図の制御フローにて分割パルス $\tau'(n+1)$ が各相のスイッチング時間レジスタに格納された後は、第 8 図に示す如く、次の演算周期 T_0 中で、ステップ SB_1 でスイッチング時間レジスタの内容を入力し、ステップ SB_2 で分割パルス $\tau'(n+1)$ をもって対応するトランジスタ (Tra) ~ (Trc') を ON 制御して、リターンする。

よって、第 6 図の PWM 制御パターンの演算フローにおいて、ステップ SA_1 、 SA_2 により、キャリア周波数 (5KHz) に応じた演算周期でもって上記 PWM 制御パターンの関係式(4)に基いて各トランジスタ (スイッチング素子) (Tra) ~ (Trc') の ON 時間 $\tau(n+1)$ を演算するようにした演算手段 (10) を構成している。

次に、各トランジスタ (Tra) ~ (Trc') の ON 時間を複数個の不等幅パルスに分割する場合を第 10 図ないし第 14 図に基いて説明する。

つまり、この不等幅パルスへの分割は、期間 T

— 18 —

、 T_o でのトランジスタのON時間 $\tau(n)$ と、その次の期間 T_o でのON時間 $\tau(n+1)$ との間を線形補間(直線補間)して行うものである。

これを詳述する。第10図の制御フローは、期間 T_o 周期で演算処理され、ステップ S_{c1} で出力電圧の位相 ωt 及び振幅 V_i を入力すると共に、ステップ S_{c2} で前回の各トランジスタ(Tra)～(Trc')のON時間 $\tau(n-1)$ (4分割された分割パルス)の演算結果を入力する。

しかる後、ステップ S_{c3} でPWM制御パターンの関係式(4)に基いて今回の各トランジスタ(Tra)～(Trc')のON時間 $\tau(n)$ を演算し、このON時間 $\tau(n)$ から複数個 N (4個)に分割された分割パルス $\tau'(n)$ を算出し、その後、ステップ S_{c4} で各トランジスタ(Tra)～(Trc')の分割パルス τ' の前回と今回との差に応じて、前回の分割パルス $\tau'(n-1)$ の補間値 $\Delta\tau_{n-1}$ を下記式に基いて算出する。

$$\Delta\tau_{n-1} = \{\tau'(n) - \tau'(n-1)\} / N$$

N : 分割数で $N=4$

— 19 —

ON制御してリターンし、以下、同様にして制御周期 T_o 毎に順次第2番目、第3番目、第4番目のスイッチング時間レジスタに格納した各相毎の分割パルスを読込んで、各トランジスタ(Tra)～(Trc')をON制御することを繰返す。

而して、第15図は、各トランジスタ(Tra)～(Trc')のON時間の分割を、等幅パルスで行うか、又は不等幅パルスで行うかを、そのON時間の変化率に応じて適宜選択して行うものである。

本実施例では、単に各トランジスタ(Tra)～(Trc')のON時間の変化率、つまり信号波の位相に応じて上記等幅パルスへの分割(第6図及び第7図の制御フロー)と、不等幅パルスへの分割(第10図及び第11図の制御フロー)とに切換選択するものとは異なり、電圧ベクトルの対象性を利用して、各トランジスタ(Tra)～(Trc')のON時間の演算、及びその複数個 N ($N=4$)への分割を全角度 $0 \leq \phi \leq 2\pi$ で同一に行って、その演算時間の短縮を、より一層図るようにしている。

つまり、PWM制御パターンの関係式(4)から判

— 21 —

そして、前回の4個の分割パルス $\tau'(n-1)$ をこの補間値 $\Delta\tau_{n-1}$ で漸次補間するよう、ステップ S_{c5} で各分割パルス $\tau'(n-1)$ に2番目のものから順次 $\Delta\tau_{n-1}$ 、 $2 \cdot \Delta\tau_{n-1}$ 、 $3 \cdot \Delta\tau_{n-1}$ を加算し、ステップ S_{c6} でこの各分割パルスを各相毎に複数個 N ($N=4$)のスイッチング時間レジスタに各々格納して、ステップ S_{c7} でこの各分割パルス $\tau'(n-1)$ を記憶して、リターンする。

また、第11図の制御フローは、第12図に示す如く分割パルス τ' を演算、記憶した期間 T_o から2期間 T_o 日にこの各分割パルス τ' で各トランジスタ(Tra)～(Trc')をON制御するものであり、その制御周期 T_o' は、第11図の制御フローの演算周期 T_o の $1/N$ (N は分割数)である。

該制御フローでは、ステップ S_{D1} で第13図に示す如く第1番目のスイッチング時間レジスタに格納した各相毎の分割パルス τ' を読込んだ後、ステップ S_{D2} でスイッチング時間レジスタをシフトして、ステップ S_{D3} でその読込んだ分割パルス $\tau'(n-1)$ で各トランジスタ(Tra)～(Trc')を

— 20 —

るように、角度 ϕ_o が $0 \leq \phi_o \leq \pi/3$ の範囲では、トランジスタのON時間 τ_a は、第14図に示す如く $\sin(\phi_o + \pi/3)$ の範囲にあって、そのON時間の変化率が小さいので、演算時間の短い等幅パルスへの分割を行いつつ、波形の再現性を良好に確保する。また、トランジスタのON時間 τ_b は、 $\sin \phi_o$ の範囲にあって、そのON時間の変化率が大いので、波形の再現性を良好に確保すべく不等幅パルスへの分割を採用することとする。そして、以上を考慮して、角度 ϕ_o を $0 \leq \phi_o \leq 2\pi$ に拡大すべく、その全区間を $\pi/3$ 毎に6区間に区切って示すと、次の第2表の如くなる。

— 22 —

表
第 2

区間 (N)	ϕ_0 ON時間	$\sin(\pi/3) \sim \sin(2\pi/3)$ の関数	$\sin 0 \sim \sin(\pi/3)$ の関数	常時ON
0	$0 \sim \pi/3$	τ_a	τ_b	τ_c
1	$\pi/3 \sim 2\pi/3$	τ_c	τ_a	τ_b
2	$2\pi/3 \sim \pi$	τ_b	τ_c	τ_a
3	$\pi \sim 4\pi/3$	τ_a	τ_b	τ_c
4	$4\pi/3 \sim 5\pi/3$	τ_c	τ_a	τ_b
5	$5\pi/3 \sim 2\pi$	τ_b	τ_c	τ_a

— 23 —

Nに応じて上記第2表に基づいて、不等幅パルスに分割すべきトランジスタ(Tra) ~ (Trec')のON時間(つまり第2表中の $\sin 0 \sim \sin \pi/3$ の関数)を把握して、この不等幅パルスに分割すべきON時間のみを上記10図及び第11図の制御フローと同等の動作で複数個の不等幅パルスに分割し、この分割した不等幅パルス及び上記パルス分割回路(17)で等分割した等幅パルスをベースドライバ(18a)に出力する機能を有する。

よって、上記不等幅パルス演算回路(18)により、上記第6図の演算手段(10)で演算された各トランジスタ(Tra) ~ (Trec')のON時間 τ を、該ON時間の変化率に応じて、その変化率が小さいとき(第14図で角度 ϕ_0 が $\sin \pi/3 \sim \sin(\phi_0 + \pi/3)$ の範囲のとき)には、複数個N(N=4)の等幅パルス τ' に分割し、ON時間の変化率が大きいとき(第14図で角度 ϕ_0 が $\sin 0 \sim \sin \pi/3$ の範囲のとき)には、複数個N(N=4)の不等幅パルス($\tau' + \Delta\tau$)($\tau' + 2 \cdot \Delta\tau$)…に分割するようにした分割手段(11)を構成している。さらに、上

— 25 —

而して、以上を1チップマイコン(8)で構成したものを第15図に示す。同図において、(15)は位相 ωt から上記第2表の区間Nを演算、判別する区間情報演算回路、(16)は該区間情報演算回路(15)からの区間信号Nと位相 ωt とを入力して、電圧ベクトルの対象性から、角度 ϕ_0 を全区間N(N=0~5)で $0 \leq \phi_0 \leq \pi/3$ の範囲に統一すべく下記式

$$\phi_0 = \omega t - (N \cdot \pi/3)$$

で算出する角度演算回路、(17)は該角度演算回路(16)で演算した角度 ϕ_0 及び基本波電圧の実効値 V_1 を入力して、PWM制御パターンに係数式(4)に基づいて各トランジスタ(Tra) ~ (Trec')のON時間を演算すると共に、このON時間を複数個の等幅パルスに分割するパルス分割回路である。また、(18)は不等幅パルス演算回路であって、該不等幅パルス演算回路(18)は、上記パルス分割回路(17)で演算された各トランジスタ(Tra) ~ (Trec')のON時間、及び分割された等幅パルス、並びに上記区間情報演算回路(15)からの区間信号Nを受け、区間

— 24 —

記第7図の制御フロー及び第11図の制御フローにより、上記分割手段(11)で分割された複数個N(N=4)の等幅パルス及び不等幅パルスをもって各トランジスタ(Tra) ~ (Trec')をON制御するようにした制御手段(12)を構成している。

したがって、上記実施例においては、PWM制御パターンの演算フロー(第6図)でPWM制御パターンに係数式(4)に基づいて各トランジスタ(Tra) ~ (Trec')のON時間 τ が演算手段(10)により演算された後、この各ON時間 τ が分割手段(11)で複数個N(4個)のパルス τ' に分割されて、この分割パルス τ' がa,b,c各相のスイッチング時間レジスタに格納される。

そして、その後の周期 T_0 では、第8図及び第12図に示す如く、この期間 T_0 で再び上記の如く各トランジスタ(Tra) ~ (Trec')のON時間 τ の演算と、その分割が行われると共に、この今回の期間 T_0 で、その $T_0/N(=T_0')$ の周期毎に、前の期間 T_0 で求められたa,b,c各相のスイッチング時間レジスタ内の分割パルス τ' をもって対応

— 26 —

する各トランジスタ (Tra) ~ (Tre') が制御手段 (12) により ON 制御されるので、第 18 図に示す如き従来のもの (ON 時間を複数個のパルスに分割しないもの) に比べて、高周波成分の周波数を高くでき、等価的にキャリア周波数を ON 時間の分割数 N ($N=4$) 倍だけ増倍でき、元々のキャリア周波数 (5kHz) を高いキャリア周波数 (20kHz) にすることができる。尚、第 8 図及び第 18 図には、各相の + 側のトランジスタの ON 時間を演算する場合について記してある。

ここに、元々のキャリア周波数 (5kHz)、つまり ON 時間の演算周期 T_o (200 μ S) は、1 チップマイコン (8) でも十分に PWM 制御パターンを演算し得るのに十分な期間であるので、1 チップマイコン (8) を使用しながら、高いキャリア周波数 (20kHz 程度) での PWM 制御を可能として、低価格でかつ回路構成を簡易にしつつ、MOSFET 等の高速スイッチング素子の能力を生かして誘導電動機 (1) への三相交流波形を精密に波形制御することができる、電磁騒音の低減、モータ効率の上

— 27 —

とほぼ同様に良好に確保することができると共に、この ON 時間の変化率が小さい範囲で ON 時間を等幅パルスで分割する分、補間値 $\Delta \tau$ の演算に要する演算時間が不要になる。よって、波形の再現性を良好に確保しながら、演算、処理時間を節約して、その分、より高いキャリア周波数による PWM 制御を可能にできる効果を有する。

しかも、PWM 制御パターンの演算は、電圧ベクトルの対象性を利用して、角度 ωt の全範囲 $0 \leq \omega t \leq 2\pi$ で同一に行うことができ、その後は第 2 表に基いて等幅パルスに分割すべき ON 時間か、等幅パルスに分割すべき ON 時間かを容易に把握できるので、マイコンに適した演算、処理となると共に、より一層の演算、処理の簡略化が可能である。

また、第 16 図は変形例を示し、上記実施例では各トランジスタ (Tra) ~ (Tre') の分割数 N を設定値 ($N=4$) に固定したのに代え、各トランジスタ (Tra) ~ (Tre') の ON 時間の変化率に応じて適宜変化させたものである。

— 29 —

昇を図ることができる。

また、従来と同程度のキャリア周波数 (5kHz) で足りる場合には、1 チップマイコン (8) の演算時間を短縮でき、PWM 制御以外の処理能力の増強を図ることができる。

しかも、分割手段 (11) による ON 時間の分割は、第 14 図に示す如く、ON 時間の変化率が大きい範囲では不等幅パルスで行われて、分割パルス τ' が最初の周期 T'_o で出力されると、次の周期 T'_o ではこの分割パルスよりも補間値 $\Delta \tau$ だけ大きい分割パルスが出力されることが制御周期 T'_o で繰返されるので (第 12 図参照)、第 17 図 (イ) に示す等幅パルスで行う場合に比べて、第 14 図に示す如く等価的なキャリア周波数に対応する制御周期 T'_o での出力電圧の平均値 \bar{v} に対して、波形の再現性を良好に確保できる。

また、ON 時間の変化率が小さい範囲では、その変化が小さい故に、等幅パルスで分割が行われても、上記出力電圧の平均値 \bar{v} に対する波形の再現性は、第 17 図 (ロ) の不等幅パルスで行う場合

— 28 —

つまり、ON 時間の変化率の大きい角度範囲では、期間 T_o 中の分割数 N を大きく $N=8$ に設定し、ON 時間の変化率の小さい角度範囲では、期間 T_o 中の分割数 N を通常の $N=4$ に設定している。従って、同図から判る如く、ON 時間の変化率の小さい角度範囲でのマイコン (8) の演算、処理時間を短縮しながら、ON 時間の変化率の大きい角度範囲での波形の再現性をより一層向上できる。

尚、各相のスイッチング時間レジスタの内容をパルス幅に変換する部分は、外付けのパルス幅変調 IC 等によるハードウェアで処理してもよい。さらに、第 9 図及び第 13 図の如き構成にしておけば、スイッチング素子の変更によりキャリア周波数が変わるときでも、分割手段 (11) 及び制御手段 (12) のみを変更すれば足りる。また、スイッチング時間レジスタをパルス幅制御部 (ステップ S_{02}) のレジスタと共用すれば、第 7 図のステップ S_{81} の処理は省略できる。

さらに、PWM 制御パターンの演算フローでの演算周期 T_o は、実際に PWM 制御パターン (ON

— 30 —

時間の分割を含む)を演算するのに要する時間で一意に決定されるが、第7図及び第11図の制御フローのトランジスタのON制御の周期 $T_{0'}$ は、望まれるキャリア周波数に応じて決定され、このために各トランジスタのON時間の分割数 $N(T_{0'}/T_{0'})$ の値を適宜値に設定すればよい。

また、上記実施例では、PWM制御パターンを、電圧ベクトル制御による場合の関係式(4)に基いて求めたが、三角波比較方式などの他のPWM制御方式による場合の関係式に基いて求めてもよいのは勿論である。

(発明の効果)

以上説明したように、本発明のインバータのパルス幅変調制御装置によれば、キャリア周波数に応じた演算周期で繰返し演算されるスイッチング素子のON時間を、該ON時間の変化率に応じて複数の等幅パルス又は不等幅パルスに分割し、この分割パルスでもって各スイッチング素子をON制御したので、スイッチング素子のON時間の演算に比較的長い時間を要する場合にも、キャリア周波数

— 31 —

明図、第6図及び第7図は各々1チップマイコンによる各トランジスタの等幅パルスでのON/OFF制御を示すフローチャート図、第8図はキャリア周波数がトランジスタのON時間の等分割で等価的に高くなった説明図、第9図は等幅パルスに分割する場合の作動説明図、第10図及び第11図は各トランジスタの不等幅パルスでのON/OFF制御を示すフローチャート図、第12図は不等幅パルスに分割する場合の各分割パルスの補間の様子の説明図、第13図は不等幅パルスに分割する場合の作動説明図、第14図は等幅パルスでの分割と不等幅での分割とを選択する信号波の角度範囲を示す説明図、第15図はトランジスタのON時間の変化率に応じて適宜等幅パルスと不等幅パルスとに分割する場合のマイコンのブロック構成図、第16図はトランジスタのON時間の変化に応じてON時間の分割数を変化させる場合の説明図である。また、第17図(イ)及び(ロ)は各々等幅パルスに分割する場合と不等幅パルスに分割する場合との波形の再現性の様子を示す説明図である。さらに、

— 33 —

を等価的に高くできて、例えば低価格で回路構成の簡易な1チップマイコンを使用した場合にも三相交流波形を精密に波形制御できて、電磁騒音の低減、モータ効率の上昇を図ることができる。しかも、ON時間の変化率の大きいときには不等幅パルスによる分割を行い、ON時間の変化率の小さいときには等幅パルスによる分割を行えば、信号波の波形の再現性を良好に確保しながら、マイコンによるPWM制御パターンの演算、処理時間を効果的に短縮でき、より高いキャリア周波数でのパルス幅変調制御を可能にできる。

4. 図面の簡単な説明

第1図ないし第16図は本発明の実施例を示し、第1図は全体概略構成図、第2図は電気回路図、第3図は電圧形インバータの各種状態を8種の電圧ベクトルで表示した説明図、第4図は電圧ベクトルの時間積分の複素平面上での軌跡を円軌跡に近付けるための電圧ベクトル制御の説明図、第5図(イ)～(ニ)は各々角度 ϕ の $0 \leq \phi \leq \pi/3$ の範囲内で取り得るPWM制御パターンの種類の説

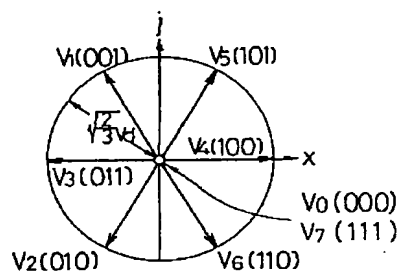
— 32 —

第18図は従来例を示す説明図である。

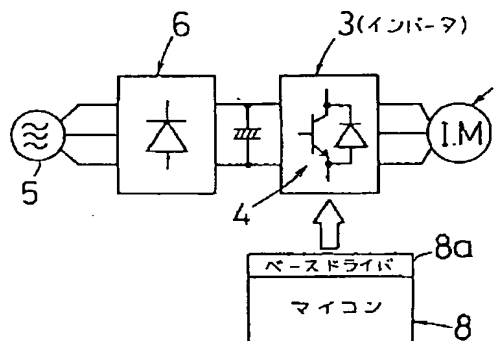
(2) …三相巻線、(3) …電圧形インバータ、(4) …ブリッジ回路、(Tra)～(Trc')…トランジスタ、(8) …1チップマイコン、(10)…演算手段、(11)…分割手段、(12)…制御手段。

特許出願人 ダイキン工業 株式会社
代理人 弁理士 前田 弘
同 弁理士 沼波 知明

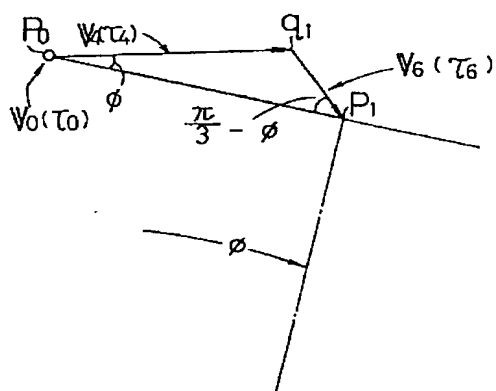
— 34 —



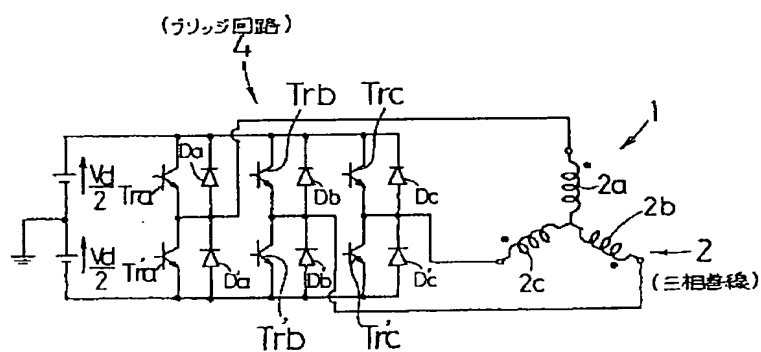
第 3 図



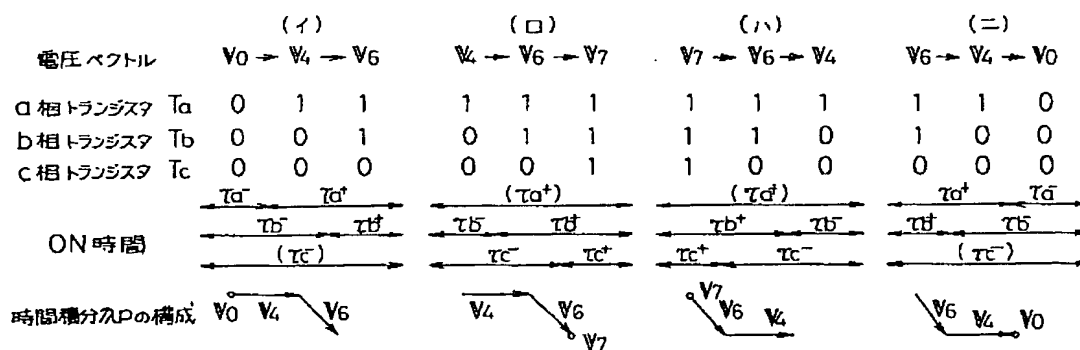
第 1 図



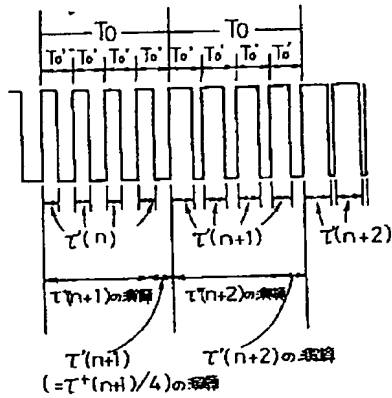
第 4 図



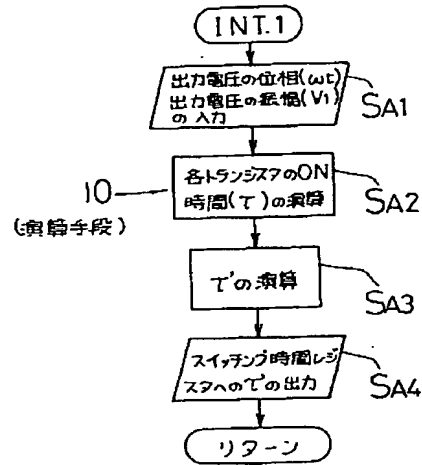
第 2 図



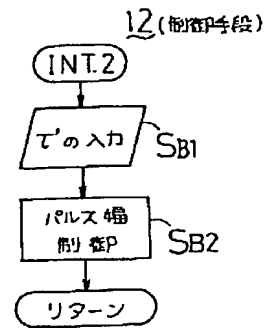
第 5 図



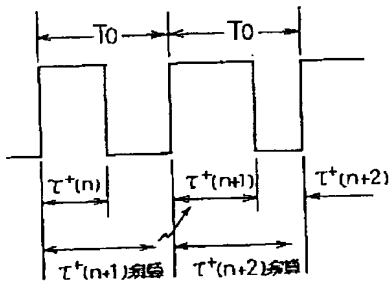
第 8 図



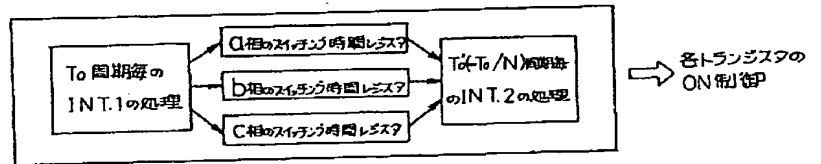
第 6 図



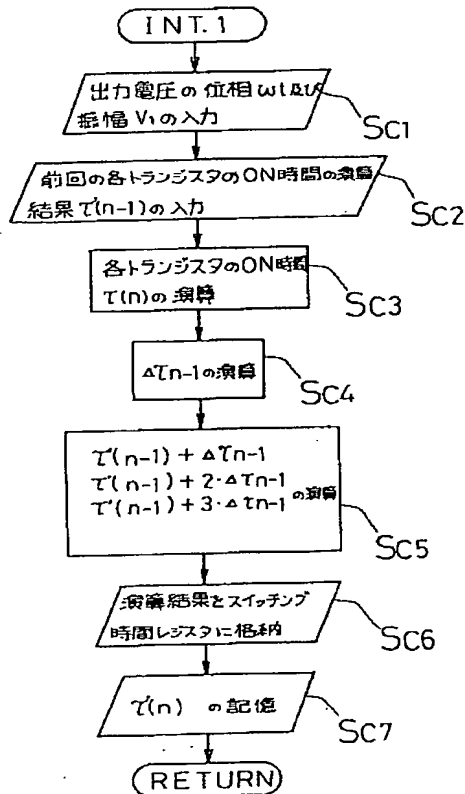
第 7 図



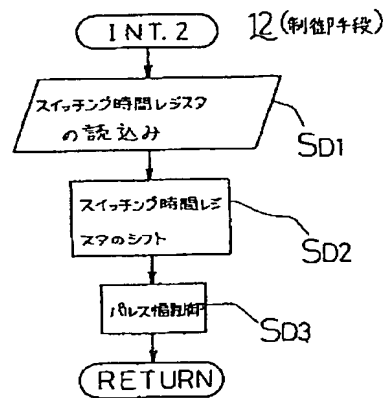
第 18 図



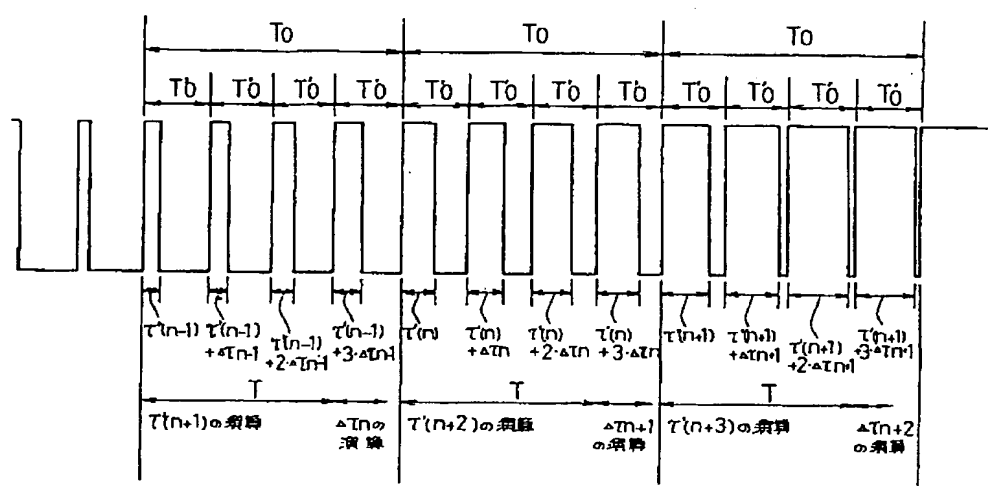
第 9 図



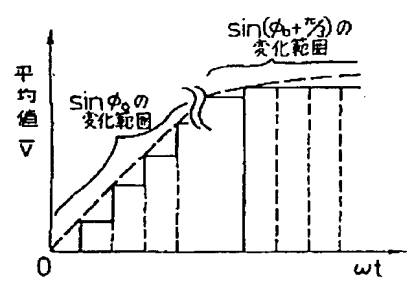
第 10 図



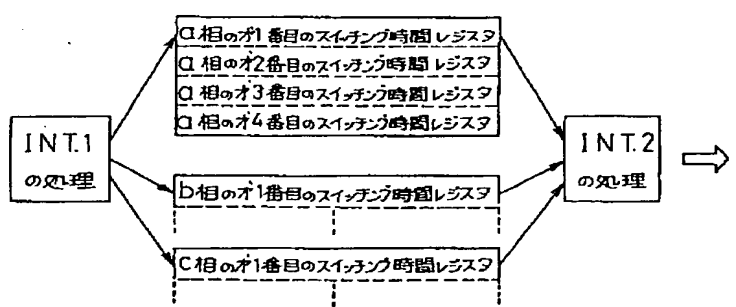
第 11 図



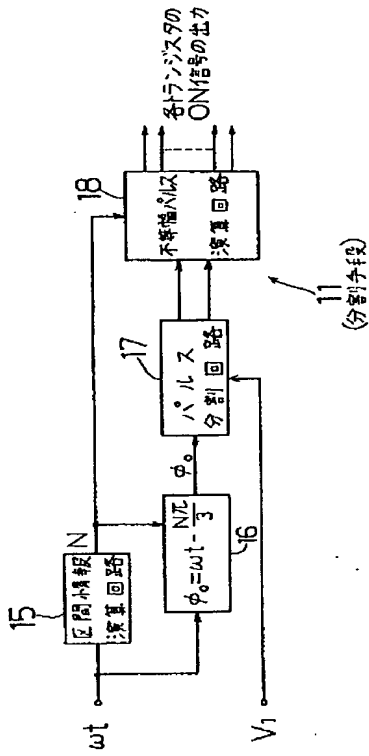
第 12 図



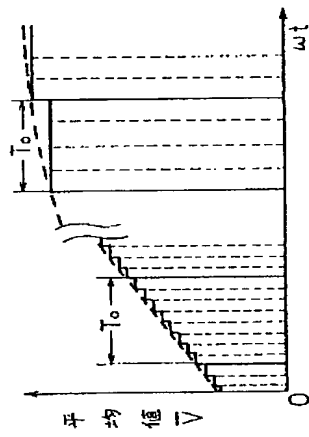
第 14 図



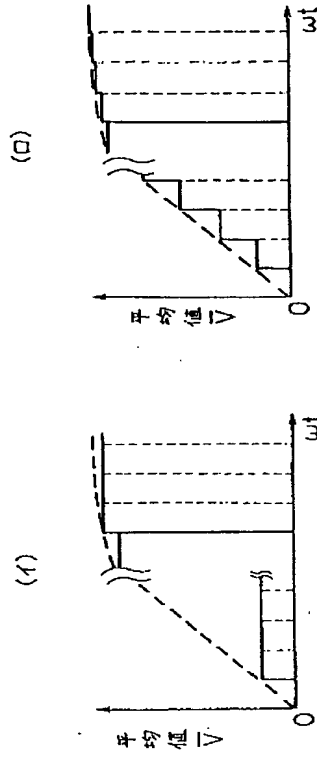
第 13 図



第 15 図



第 16 図



第 17 図